

## ELASTIC SURFACE WAVE UNIT

Patent Number: JP54014137  
Publication date: 1979-02-02  
Inventor(s): FUKUDA KATSUYOSHI; others: 02  
Applicant(s): TOSHIBA CORP  
Requested Patent: JP54014137  
Application Number: JP19770079491 19770705  
Priority Number(s):  
IPC Classification: H03H9/00; H01L41/00; H01L45/00  
EC Classification:  
Equivalents:

---

### Abstract

---

**PURPOSE:** To simplify the assembling process and to reduce the external noise, by giving the function of the amplifying operation and the filtering operation through incorporating the surface wave elements and the semiconductor function elements.

---

Data supplied from the esp@cenet database - I2

*Best Available Copy*

**THIS PAGE BLANK (USPTO)**

⑨日本国特許庁  
公開特許公報

⑩特許出願公開  
昭54—14137

⑪Int. Cl.<sup>2</sup> 識別記号 ⑫日本分類 庁内整理番号 ⑬公開 昭和54年(1979)2月2日  
H 03 H 9/00 98(3) A 322 7232—5J  
H 01 L 41/00 100 B 1 7131—5F  
H 01 L 45/00 99(5) J 2 7021—5F 発明の数 1  
審査請求 未請求

(全 3 頁)

⑭弾性表面波装置

⑮特 願 昭52—79491  
⑯出 願 昭52(1977)7月5日  
⑰発 明 者 福田勝義  
川崎市幸区小向東芝町1 東京  
芝浦電気株式会社総合研究所内  
同 鷺塚章一

川崎市幸区小向東芝町1 東京  
芝浦電気株式会社総合研究所内  
⑱発 明 者 平野均  
川崎市幸区小向東芝町1 東京  
芝浦電気株式会社総合研究所内  
⑲出 願 人 東京芝浦電気株式会社  
川崎市幸区堀川町72番地  
⑳代 理 人 弁理士 則近憲佑 外1名

明 細 書

1. 発明の名称

弾性表面波装置

2. 特許請求の範囲

(1) 機能的な素子を有する半導体基板上に弾性表面波素子を接着し、一体化した事を特徴とする弾性表面波装置。

(2) 上記半導体基板は、シリコン基板である特許請求の範囲第1項記載の弾性表面波装置。

(3) 上記接着剤は、Au、Ag、Inなどの金属のうち少なくとも一種及びそれらを含む合金である特許請求の範囲第1項記載の弾性表面波装置。

(4) 上記接着剤は有機接着剤である特許請求の範囲第1項記載の弾性表面波装置。

3. 発明の詳細な説明

本発明は弾性表面波装置に関する。

従来の能動的な表面波装置は、例えば、①半導体中の電界によるキャリアのドリフトと音波の相互作用、所謂超音波増幅は、第1図に示すように圧電体(1)上に、入力インターデジタル電極(2)

と出力のインターデジタル電極(3)をA1の真空蒸着等で施し、表面波の通路上にある一定の間隔を持つてキャリアが電界によつてドリフトする方向が表面波の進行方向と一致するように置かれた半導体(4)中に入力のインターデジタル電極(2)から駆動電極(5)で駆動された表面波と同期して、キャリアをドリフトさせるためにパルサー(6)から直流パルスが発生させる。キャリアのドリフト速度が表面波の速度以上になる電圧を印加すると、キャリアのエネルギーは表面波に移り、出力のインターデジタル電極端子(7)には増幅された出力が発生するものである。又、②第2図に示すような弾性波検波装置もある。即ち、半導体基板(8)上にソース(9)、ゲート(10)、ドレイン(11)を並列又は研削の拡散という一般的な半導体加工プロセスで設け、導波路12はゲート電極(10)上を通るように、例えば、ZnOのような圧電体をスパッタ等で数千Åの厚さに設け、導波路(12)の一端上に表面波発生用のインターデジタル電極(13)をA1等の真空蒸着で形成する。表面波は駆動電極(14)

で駆動され、インターデジタル電極(13)から発生し、導波路上を伝わって行く。ゲート(10)上を通過する際ビエソ抵抗効果により、ゲート電極(10)下の導電層が変化し、ソース(9)、ドレイン(11)間に流れる電流を変化させる。

近年表面波装置の高周波化、高精度化、小型化が要求されている。しかしながら、①の装置では電極の間隔を精度良く一定に保つ事ができず、また発熱等の問題がある。②の装置では、表面波の散乱による誘導、また材料の限定等、感度、精度に問題がある。

本発明は上記点に鑑みなされたもので表面波素子と半導体機能素子を一体化した弾性表面波装置を提供するにある。

本発明と従来技術をもつと良く分かるように、例えばTV-PIF回路について説明する。第3図に示すように、増幅回路(15)と、濾波回路(16)はそれぞれ別の部品で作られ、製造工程で組立て調整される。

本発明は増幅回路と、濾波回路を一体化した一つ

Alの外Al、Inでも良かった。表面波素子(21)は素子面を下側つまりシリコン基板上に対向させ、端子の電極の厚さによつて $\sim 1\mu$ 程度の間隔で置かれ、接着は例えば超音波接着等の技術で電極のAlをお互いに接着している。全体を容器に封入し、テレビに組み込んでみた結果、伝送特性は従来と変わりなく、雑音、誘導が10dB程改善され、安定性が良くなつていた。なおこの場合、パッケージに組み込まずに形成できる利点がある。

上記実施例で表面波用端子(28)(29)(30)(31)および表面波素子の入・出力端子(22)(23)(24)(25)はビームリードの技術を用いて金とか、すずによるリードを導入してリードの先端で溶接してもよい。

以上説明したように本発明によれば、

①例えば、テレビ(TV)用装置の場合、TV組立工程での増幅回路と濾波回路の配線、調整が不用になり工程が簡略化する。

②配線による外部のノイズ、誘導雑音が10dB程減り安定化もする。

特開154-14137(2)  
の機能装置である。以下実施例で説明する。第4図に示すように $8\text{mm}^2$ のSi基板チップ(17)上に入力増幅回路(18)、表面波用入力整合回路(19)、表面波用出力整合回路(20)を周知の半導体プロセス技術で砒素及び硼素の拡散、エッチングAl配線という一般的なシリコン加工プロセスで設ける。入力増幅回路(18)は例えば中心周波数付近で40dB程度になるようにする。入出力の整合回路(19)(20)は表面波素子(21)とのインピーダンス整合を行なうために設けられている。表面波素子(21)を例えば、 $5\times 2\text{mm}^2$ 、 $0.3\mu\text{m}$ のタンタル酸リチウム単結晶基板上に、Alの真空蒸着等で入・出力のインターデジタル電極(26)(27)を設ける。表面波素子(21)の入・出力の端子(22)(23)(24)(25)と、シリコン基板(17)上の弾性表面波用端子(28)(29)(30)(31)は、導電体例えばAlで設けられていて、基板(17)上に表面波素子(21)を載置した時、お互いに位置の整合が取れ、しかも電気的接続が行なわれるように夫々の端子が突出した構成になつて<sup>て</sup>いる。端子の金属<sup>130正</sup>

③濾波回路に用いられているコイル(L)、コンデンサ(C)に比べて経時変化はほとんどないといえる。

④表面波素子の材料は限定するものでなく、特に特性の良い単結晶を自由に取付ける事ができる。などの効果がある。

なお上記実施例ではシリコン基板(17)面に表面波素子(21)の表面波伝播面を対向させるように設置する例について説明したが、第5図の如く表面波素子(21)の表面波伝播面と反対側面の裏面を基板(17)の面に対向するようにしてエポキシの有機接着剤で基板(17)に接着し、電極をリード線(35)(36)(37)(38)で配線するようにしてもよい。

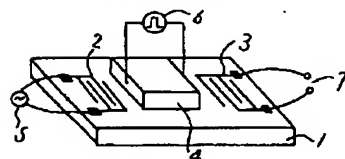
#### 4. 図面の簡単な説明

第1図は、従来の超音波増幅装置説明図、第2図は従来の弾性波換波装置説明図、第3図は本発明装置の実施例を説明するためのテレビ用PIF回路構成図、第4図は、第3図の具体的構造図である。第5図は、第4図の他の実施例説明図である。

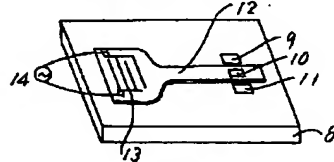
- 1 - 圧電体      2 - インターデジタル電極  
 3 - インターデジタル電極      4 - 半導体  
 5 - 表面波駆動電源      6 - パルス電源  
 7 - 出力      8 - 半導体基板  
 9 - ソース      10 - ゲート  
 11 - ドレイン      12 - 導波路  
 13 - インターデジタル電極      14 - 駆動電源  
 15 - 増幅回路      16 - 遅延回路  
 17 - 半導体基板      18 - 増幅回路  
 19 - 入力整合回路      20 - 出力整合回路  
 21 - 表面波素子      22 ~ 25 表面波素子電極端子  
 28 ~ 31 シリコン基板上の表面波素子用電極端子  
 35 ~ 38 リード線

代理人弁理士      則 近 憲 佑  
 外 1 名

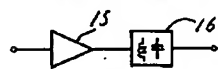
第 1 図



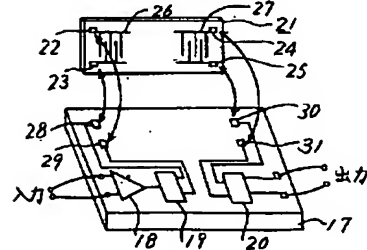
第 2 図



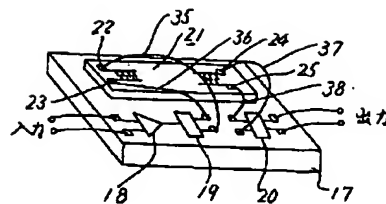
第 3 図



第 4 図



第 5 図



**THIS PAGE BLANK (USPTO)**